

COMPOUND SEMICONDUCTOR DEVICE

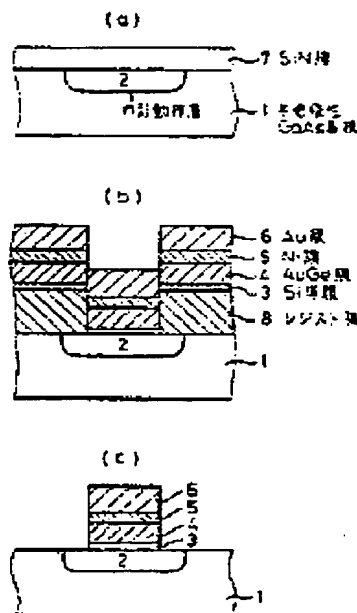
2. W1203-02

Patent number: JP63052473
Publication date: 1988-03-05
Inventor: KURIYAMA YOICHI; OFUJI SHINICHI; NAGANO HITOSHI; SUGAWARA HIROHIKO
Applicant: NIPPON TELEGRAPH & TELEPHONE
Classification:
 - international: H01L29/46
 - european:
Application number: JP19860195599 19860822
Priority number(s): JP19860195599 19860822

Abstract of JP63052473

PURPOSE: To obtain an ohmic electrode whose contact resistance value is low and whose junction depth is flat and shallow by a method wherein an Si thin film is provided between a conductive film to be used for the ohmic electrode and a compound semiconductor in such a way that the Si thin film is located close to both the conductive film to be used for the ohmic electrode and the compound semiconductor.

CONSTITUTION: After an Si ion has been first implanted into a semi-insulating GaAs substrate 1 by making use of a resist layer as a mask and the resist layer has been removed, an SiN film 7 is formed and heat-treated so that an n type active layer 2 can be formed. Then, after the SiN film 7 has been removed and a region for the formation of an ohmic electrode has been formed by means of a resist film 8, an Si thin film 3 with a thickness of 10 Angstrom, an AuGe film 4 with a thickness of 1000 Angstrom, an Ni film 5 with a thickness of 300 Angstrom and an Au film with a thickness of 1500 Angstrom are deposited successively by means of an electron beam in the identical vacuum. After a pattern has been formed by a lift-off method by means of the resist film 8, the assembly is heat-treated for conversion into an alloy, and an ohmic electrode is obtained.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-52473

⑤ Int.Cl.⁴

識別記号

庁内整理番号

④ 公開 昭和63年(1988)3月5日

H 01 L 29/46

B-7638-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 化合物半導体装置

⑮ 特 願 昭61-195599

⑯ 出 願 昭61(1986)8月22日

⑰ 発 明 者 栗 山 洋 一 神奈川県厚木市森の里若宮3番1号 日本電信電話株式会社
 厚木電気通信研究所内

⑰ 発 明 者 大 藤 晋 一 神奈川県厚木市森の里若宮3番1号 日本電信電話株式会社
 厚木電気通信研究所内

⑰ 発 明 者 永 野 仁 神奈川県厚木市森の里若宮3番1号 日本電信電話株式会社
 厚木電気通信研究所内

⑰ 発 明 者 菅 原 裕 彦 神奈川県厚木市森の里若宮3番1号 日本電信電話株式会社
 厚木電気通信研究所内

⑰ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

⑰ 代 理 人 弁理士 高山 敏夫 外1名

明 細 書

1. 発明の名称

化合物半導体装置

2. 特許請求の範囲

化合物半導体表面のオーミック電極形成領域上において、オーミック電極用導電膜と前記化合物半導体の間に、厚さ2～100 ÅのSi薄膜が前記オーミック電極用導電膜および前記化合物半導体間に両者に接して設けられた構造を有することを特徴とする化合物半導体装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、オーミック電極を有する化合物半導体装置に関するものである。

(従来技術および発明が解決しようとする問題点)

化合物半導体たとえばGaAsを用いた電界効果トランジスタは、GaAsがSiに比べて数倍の大きな電子移動度を有していることから、超高速・超高周波用素子に使用されているが、更に素子の高性能化が求められており、現在の素子構造や製造技術

を改善して行く必要がある。たとえば、素子寸法の縮小化、動作層の高濃度薄層化による素子特性向上が図られている。

このような製造技術の中で、オーミック電極形成技術は極めて重要なものの1つである。高性能GaAs素子を実現するためには、接触抵抗値が低いことはもちろんであるが、動作層の薄層化にともない接合深さが浅いこと、GaAsとオーミック電極との接合界面が平坦かつ均一であることが求められている。従来、n型動作層を有するGaAs基板へのオーミック電極の形成方法としては、AuGe/Ni/Au 3層構造を形成した後合金化熱処理する方法や、高濃度に不純物を添加したGe膜とその上に導電膜を形成した構造を合金化熱処理せずにオーミック電極として用いる方法が周知である。

しかしながら、AuGe/Ni/Au電極では低い接触抵抗値を得るためには、450℃程度での合金化熱処理が必要であり、この温度では、オーミック電極の表面に凹凸が生じるボールアップ現象を生じ易く、またGaAsとAuGeとの接合界面は平坦では

なく、しかも浅い接合界面を得ることは困難であり、素子特性向上の妨げとなつていた。一方、合金化熱処理を必要としないGe膜を用いるオーミック電極形成技術には、超高真空蒸着装置などの高価な装置を必要とし、しかも基板表面を清浄化する工程、Ge層を加工する工程、Ge層の上層に導電膜を形成する工程などが必要となるため製造工程が複雑になるという欠点を有していた。

以上述べたように、高性能GaAs素子を実現する上で、オーミック電極形成技術は極めて重要な技術であるにもかかわらず、現状の技術では十分ではなく、簡単な構造で、しかも合金化熱処理温度の低いオーミック電極製造技術の開発が望まれていた。

(発明の目的)

本発明の目的は、低い接触抵抗値と平坦かつ浅い接合深さを有するオーミック電極を持つ高性能化合物半導体装置を提供することにある。

(問題点を解決するための手段)

上記の目的を達成するため、本発明は化合物半

導体表面のオーミック電極形成領域上において、オーミック電極用導電膜と前記化合物半導体の間に、厚さ2～100ÅのSi薄膜が前記オーミック電極用導電膜および前記化合物半導体間に両者に接して設けられた構造を有することを特徴とする化合物半導体装置を発明の要旨とするものである。

しかして本発明は、化合物半導体表面に、厚さ2～100ÅのSi薄膜を形成することによつて、前記化合物半導体表面に不可避免的に導入される自然酸化膜を還元し、しかる後に、オーミック電極用導電膜を形成することによりオーミック電極を形成することを最も主要な特徴とする。AuGe/Ni/Au構造を用いる技術とは、化合物半導体表面にSi薄膜を形成する点が従来技術とは異なり、Ge膜を用いる技術とは、高価な装置や複雑な製造工程を必要としない点において異なる。

次に本発明の実施例について説明する。

なお実施例は一つの例示であつて、本発明の精神を逸脱しない範囲で種々の変更あるいは改良を行ないうることは言うまでもない。

本発明について、化合物半導体としてGaAsを例にとり説明する。

第1図(a)～(c)は本発明の一実施例を説明するための図であり、GaAs電界効果トランジスタのオーミック電極部分の製造工程の主要部を示しており、1は半絶縁性GaAs基板、2はn型動作層、3はSi薄膜、4はAuGe膜、5はNi膜、6はAu膜、7はSiN膜、8はレジスト膜を示す。

先ず、半絶縁性GaAs基板1に、レジストをマスクとしてSiイオン注入を行なう。次に、(a)図に示したように、レジストを除去後、SiN膜7を形成して800℃20分間の熱処理を行ない、n型動作層2を形成する。次にSiN膜7を除去後、レジスト膜8を用いてオーミック電極形成領域を形成した後、(b)図に示すように、Si薄膜3を10Åの厚さで、AuGe膜4を1000Åの厚さでNi膜5を300Åの厚さで、Au膜6を1500Åの厚さでそれぞれ引き続いて同一真空中で電子ビーム蒸着する。レジスト膜8を用いてリフトオフ法によりパターン化を行なった後に合金化熱処理を施し、(c)図に示すような本

発明の方法を用いたオーミック電極が得られる。

参考のために、従来法によるオーミック電極構造を第2図に示す。従来品と本発明による方法とは、Si薄膜3が存在しない点が異なる。

本発明によるオーミック接触抵抗は、350℃の熱処理において、 $3 \times 10^{-4} \Omega \text{ cm}$ という値が得られる。この値は第2図に示す従来構造のオーミック電極では450℃の熱処理を施さなくては得られなかつた。しかし本発明によるオーミック電極では、熱処理温度を低くすることができるため平坦かつ浅い接合深さを有するオーミック電極が得られる。

Si薄膜によるGaAs基板表面自然酸化膜除去の状態をX線励起光電子分光法により調べた結果を第3図に示す。図ではAs 2P_{3/2}のピークを示している。5Å以上のSi薄膜の蒸着によりGaAs基板表面のAs酸化物からの信号が消滅している。すなわち、GaAs基板表面自然酸化膜はSi薄膜により還元されており、Si薄膜蒸着直後に蒸着されるAuGe膜はGaAsの自然酸化膜のない基板上に形成されることになる。なお熱処理温度が低くても良好なオーミ

ック電極が形成できるのはこのような変化があるためである。

このように、本発明によれば合金化温度が低くても従来構造と同程度の低い接触抵抗値が得られ、しかも従来構造では困難であつた平坦かつ浅い接合深さを有するオーミック電極を得ることができる。

以上の効果を生じせしめるSi膜の厚さの下限は、第3図のスペクトル変化より2 Å(半原子層)程度であり、その上限は、接触抵抗値をあまり大きくしない厚さでありその値は100 Å程度である。Si膜の上に堆積される電極材料(本実施例ではAu-Ge膜)のAuとSi等の半導体は、低温で合金化反応することが知られており、界面に半導体であるSi膜を設けても低い接触抵抗値が得られるのは、AuとSiが反応して合金化するためであると考えられる。それゆえ、Si膜の厚さは、Auとの合金化反応が膜全体に渡つて起こる程度の厚さに制限される。

本実施例では、化合物半導体基板として、GaAs

を用いたが、他の化合物半導体基板でも基板を構成する物質よりもSiの方が酸化力が強ければ同様の結果が得られるであろう。

(発明の効果)

以上説明したように本発明によれば化合物半導体表面のオーミック電極形成領域上において、オーミック電極用導電膜と前記化合物半導体の間に、厚さ2~100 ÅのSi薄膜が前記オーミック電極用導電膜および前記化合物半導体間に両者に接して設けられたことにより、従来品に比べ、低い接触抵抗値と、平坦かつ浅い接合深さを有するオーミック電極をうることができる。

4. 図面の簡単な説明

第1図(a)~(c)は、本発明によるオーミック電極製造方法の工程図、第2図は、従来技術により製造されたオーミック電極構造の断面図、第3図はSi薄膜によるGaAs基板表面自然酸化膜の除去を示すX線光電子分光特性図である。

1…半絶縁性GaAs基板、2…n型動作層、3…Si薄膜、4…AuGe膜、5…Ni膜、6…Au膜、7…SiN膜、8…レジスト膜

SiN膜、8…レジスト膜

特許出願人 日本電信電話株式会社
代理人 弁理士 高山 敏 (ほか1名)

第1図

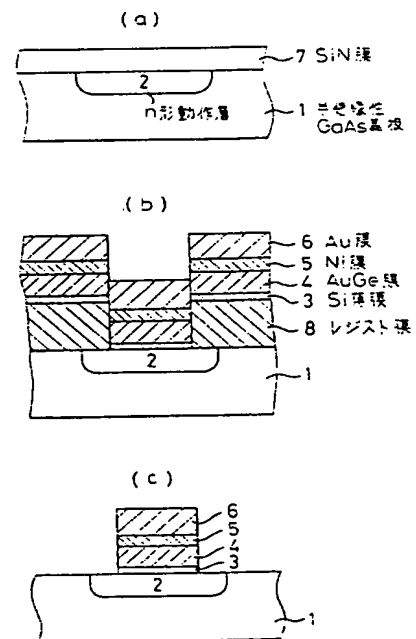


図2

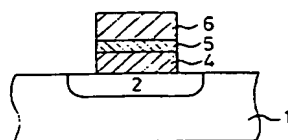


図3

